

DS_DMA - Development # 22: ӘҮҢЕД¾ӘмӘҢ, SP605_WISHBONE

Status:	Confirmed	Priority:	Normal
Author:	Dmitry Smekhov	Category:	
Created:	09/28/2011	Assignee:	
Updated:	02/04/2012	Due date:	11/01/2011
Subject:	ӘҮҢЕД¾ӘмӘҢ, SP605_WISHBONE		
Description:	Ә ӘмӘӘ»Ә, Ә-ӘҢ†Ә, Ң• PCI Express ӘӘӘӘ½Ң, ҢЕД¾Ә»Ә»ӘмҢЕД° Ә'Ә»Ң• Ң'Ә, Ә½Ң« WISHBONE		

History

10/19/2011 10:34 am - Dmitry Smekhov

Ә"Ә¾Ә±Ә²Ә»ӘмӘ½Ң« Ә°Ә¾Ә¼ӘіӘ¾Ә½ӘмӘ½ҢҢ« Ә'Ә»Ң• Ң'Ә, Ә½Ң« WISHBONE. ӘšӘ¾Ә¼ӘіӘ¾Ә½ӘмӘ½ҢҢ« Ә½Ә° Verilog. ӘҮӘҢ•Ә²Ә, Ә»Ә, Ң•ҢЕ ӘіҢЕД¾Ә±Ә»ӘмӘ½ҢҢ« ӘіҢЕД, Ә¼Ә¾Ә ӘмӘ»Ә, ҢЕД¾Ә²ӘӘ'Ә½Ә, Ә² Active-HDL:

1. ӘҢ•ӘіӘ¾Ә»ҢЕД-ҢҢҢҢҢ• Ә°Ә¾Ә¼ӘіӘ¾Ә½ӘмӘ½ҢҢ, FIFO v8.2 Ә, Ә. ISE 13.2 - ӘмӘ²¾ Ә½ӘӘ'Ә¾ Ә'Ә»Ә±Ә²Ә, ҢЕД Ә² ovi_xilinxcorelib
2. Ә°Ә'Ә¾ Ә'Ә»Ә±Ә²Ә, ҢЕД Ә±Ә, Ә±Ә»Ә, Ә, ӘҢҢ, ӘмӘӘ, ovi_unisim, ovi_xilinxcorelib Ә'Ә»Ң• Ә°Ә¾Ә¼ӘіӘ, Ә»Ң•Ң†Ә, Verilog Ә°Ә¾Ә'Ә°
3. Ә°Ә'Ә¾ Ә'Ә»Ә±Ә²Ә, ҢЕД gbl Ә°Ә° Ә°Ә¾Ә¼ӘіӘ¾Ә½ӘмӘ½ҢҢ, Ә²ӘмҢЕҢ...Ә½ӘмӘ²¾ ҢҢҢЕД¾Ә½Ң• Ә'Ә»Ң• Ә¼Ә¾Ә ӘмӘ»Ә, ҢЕД¾Ә²ӘӘ'Ә½Ә, Ң•

10/21/2011 10:10 pm - Dmitry Smekhov

ӘžӘ±Ә½ӘҢЕҢҢҢҢҢӘмӘ½Ә° ӘҢҢ'Ә, Ә±Ә°Ә - ӘіҢЕДмӘ¶Ә'ӘмӘ²ҢЕДмӘ¼ӘмӘ½Ә½ҢҢӘ¹ Ә-Ә°ӘіҢҢҢ•Ә° Ә°Ә'Ә½ӘӘ»Ә° DMA. ӘšҢ, ӘмӘ½Ә, Әм Ә'Ә»Ә½ӘҢҢ... Ә-Ә°ӘіҢҢҢ•Ә°ӘмҢ, Ң•Ң• Ә'Ә»ҢҢҢ, Ә°Ә¾Ә²ӘӘ, Ә°Ә'ҢЕДмҢ•Ә°.

10/21/2011 10:24 pm - Dmitry Smekhov

- Target version set to v1_1

10/28/2011 08:32 am - Dmitry Smekhov

Ә'Ң, Ә°Ә'Ә»Әм pci_exprx_app_m2 ҢҢҢҢ, Ә°Ә½Ә¾Ә²Ә»ӘмӘ½Ә¾ TRN_RX_TIMEOUT : INTEGER :=30000

Ә-Ң, Ә¾ ӘҢҢ•Ң, Ә°Ә»ӘҢҢЕ ӘҢҢ, ӘіҢЕД, Ә¼ӘмҢЕД° Xilinx Ә'Ә»Ң• Virtex 5 Ә, Ң'Ә, Ә½Ң« x8, Ә²Ә, Ә'Ә, Ә¼Ә¾ Ә'Ә»Ң• ӘіҢЕД, Ә¼ӘмҢЕД° Xilinx Ң...Ә²ӘҢҢ, Ә°Ә»Ә.

Ә' Ә'Ә°Ә½Ә¾Ә¾Ә¼ ӘіҢЕДӘмӘҢ, Әм Ә, Ң•ӘіӘ¾Ә»ҢЕД-ҢҢҢҢҢ• Ң'Ә, Ә½Ә° x1 - Ә²ҢЕДмӘ¼Ң• Ә¾Ә±ҢЕД°Ң°ӘмӘ½Ә, Ң• ӘіӘ¾ Ә½ӘмӘ¹ Ә±Ә¾Ә»ҢЕҢҢҢҢ. ӘҮҢЕД, Ә¼Ә¾Ә ӘмӘ»Ә, ҢЕД¾Ә²ӘӘ'Ә½Ә, Ә±Ә¾Ә»ҢЕҢҢҢҢӘ³Ә¾ Ә°Ә»Ә»ҢҢҢҢ, Ә²Ә° Ә¾Ә±ҢЕД°Ң°ӘмӘ½Ә, Ә¹ ӘіҢЕДӘ, Ң•Ң...Ә¾Ә'Ә, Ә» Ә²ҢҢҢ...Ә¾Ә' ӘіӘ¾ timeout.

Ә' ҢҢҢӘмӘ»Ә, ҢҢҢ, Ә-Ә'Ә°ҢҢҢӘмӘ½Ә, Әм Ә'Ә¾ 3000000, Ә¼Ә¾Ә'ӘмӘ»Ә, ҢЕД¾Ә²ӘӘ'Ә½Ә, Әм ҢҢҢ, Ә°Ә»Ә¾ Ә²ҢҢӘіӘ¾Ә»Ә½ҢҢ, Ң•Ң• Ә±ӘмӘ. ӘҢҢ'Ә, Ә±Ә°Ә, timeout.

Ә¾ӘҢҢ, Ң• Ә²Ә¾Ә-Ә¼Ә¾Ә¶Ә½Ә ҢҢҢ, Ә¾ ӘіҢЕДӘҢҢҢ, Ә¾ ӘҢҢ'Ә, Ә±Ә°Ә Ә² pci_exprx_app_m2. ӘмӘмӘіӘ¾Ә½ҢҢ, Ә½Ә° Ә»Ә¾Ә³, Ә°Ә'ҢЕД°Ә±ӘҢҢҢҢ next_trn_rx_timeout

11/02/2011 12:06 pm - Dmitry Smekhov

Ә Ә°Ә±Ә¾Ң, Ә°ҢҢҢ, Ң, ӘмҢҢҢ, Ң« test_read_4kb, test_read_8kb

ӘҢҢӘіҢЕД°Ә²Ә»ӘмӘ½Ә° ӘҢҢ'Ә, Ә±Ә°Ә - Ә½Әм Ә-Ә°ӘіҢҢҢ•Ә°Ә»ӘҢҢЕ ӘіӘмҢЕДмӘ'Ә°ҢҢӘ° Ә²Ң, Ә¾ҢЕД¾Ә³Ә¾ Ә±Ә»Ә¾Ә°

Ә' Ә±Ә»Ә¾Ә°Әм block_test_generate_wb Ң•Ә, Ә³Ә½Ә»Ә» di_start ҢҢҢҢ, Ә°Ә½Ә¾Ә²Ә»ӘмӘ½ Ә½Ә° ҢЕД°Ә. ҢЕҢ•Ә' 5 ҢЕДмӘ²Ә, ҢҢҢ, ҢЕД° test_gen_cntrl

Ә ӘмӘ²Ә, Ә-Ә, Ң• 69

11/15/2011 03:55 pm - Dmitry Smekhov

Ә"ӘҢЕД°Ә±ӘҢҢҢ, Ә°Ә½ test_write_16kb. ӘšӘмҢҢ, ҢЕҢҢӘм Ә±Ә»Ә¾Ә° Ә-Ә°ӘіӘ¾Ә»Ә½ҢҢҢҢҢҢ ӘіҢЕД°Ә²Ә»ҢЕД½Ә¾Ә¹ Ң, ӘмҢҢҢ, Ң•Ә²Ә¾Ә¹ ӘіӘҢҢ•Ә»Әм Ә'Ә¾Ә²Ә°Ң, ӘмӘ»ҢЕД½ӘҢҢҢ, ҢЕҢҢ. block_check ӘіҢЕД¾Ә²ӘмҢЕҢ•ӘмҢ, Ә, Ң•Ә¾Ә±Ң°ӘмӘ, Ә¾ ӘіҢЕД°Ә²Ә, Ә»ҢЕД½Ә¾Ә¼ ӘіҢЕД, Ң'Ә¼Әм Ң, ӘмҢҢҢ, Ә¾Ә²Ә¾Ә¹ ӘіӘҢҢ•Ә»Әм Ә'Ә¾Ә²Ә°Ң, ӘмӘ»ҢЕД½ӘҢҢҢ, Ә.

block_rd = 4

block_ok=3

block_error=0

Ә, Ә-Ә¼ӘмӘ½Ә, Әм block_ok, block_error ӘіҢЕДӘ, ҢҢҢ...Ә¾Ә'Ә, ӘіҢЕД, ӘіҢЕД, Ң'Ә¼Әм ӘіӘмҢЕД²Ә¾Ә¾ Ң•Ә»Ә¾Ә°

Ń•Đ»ĐμĐ ŃfŃŽŃ%ĐμĐ³Đ¼ Đ±Đ»Đ³Đ°Đ°.

11/29/2011 07:58 pm - Dmitry Smekhov

ĐŃŃ•Đ¿Ń€Đ°Đ²Đ»ĐμĐ½ ctrl_ram_cmd. Đ—Đ°Đ¿Đ¿Ń•Ń€Đ½Đ° ŃŃĐ¿Đ½Ńf WB Đ¿Ń€Đ, Đ½Đ°Đ»Đ¿Ń‡Đ¿, Đ¿Đ°ŃfĐ•ŃŃ Đ¿Ń€Đ¼Ń...Đ¼Đ'Đ¿Ń, Đ±ĐμĐ. Đ¼ŃŃŃĐ¿Đ±Đ¼Đ°.

02/04/2012 11:25 pm - Dmitry Smekhov

ĐŃŃ•Đ¿Ń€Đ°Đ²Đ»ĐμĐ½ ctrl_ext_descriptor - Đ¿Ń•Đ¿Ń€Đ°Đ²Đ»ĐμĐ½ Đ¿Đ¼Đ'Ń•Ń‡ŃŃŃ, Đ°Đ¼Đ½ŃŃ€Đ¼Đ»Ń€Đ½Đ¼Đ¹ Ń•ŃfĐ¼Đ¼ŃŃŃ Đ¿Ń€Đ, is_dsp48=0